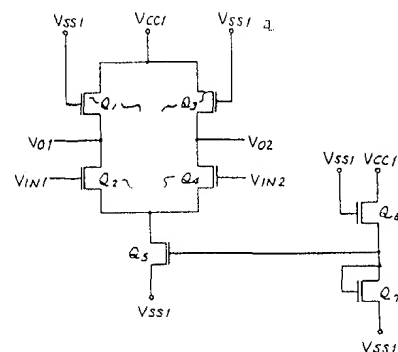


(54) DIFFERENTIAL AMPLIFIER

(11) 62-122404 (A) (43) 3.6.1987 (19) JP
 (21) Appl. No. 60-264316 (22) 22.11.1985
 (71) NEC CORP (72) SUSUMU TANIMOTO
 (51) Int. Cl.⁴ H03F3/45

PURPOSE: To drive the titled amplifier by a high frequency signal by connecting a gate of the 1st load MIS transistor (TR) and a gate of the 2nd load MIS TR to a fixed voltage source causing a voltage difference larger than the voltage difference between a source and a drain.

CONSTITUTION: The gates of the load P-channel MISFETs Q_1 , Q_2 are connected to a negative power supply V_{SS1} . Since the gate-source voltage is larger than that connected to the drain, the capability is improved and the gate width to obtain the same load resistance is decreased, then the drain junction capacitance is reduced and the gate capacitance of the MISFETs Q_1 , Q_3 is decreased because the gate width is reduced and the dividing ratio of the gate capacitance to the drain side is reduced less than the division to the source, and the frequency keeping the gain as the unity is increased. Thus, the high frequency drive is attained.



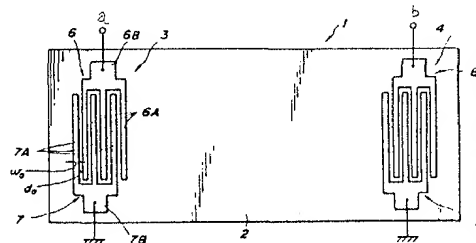
Q_1, Q_2 : amplifier MIS transistor, a: fixed voltage source

(54) MANUFACTURE OF SURFACE WAVE ELEMENT

(11) 62-122405 (A) (43) 3.6.1987 (19) JP
 (21) Appl. No. 60-263348 (22) 22.11.1985
 (71) SONY CORP (72) SHOJI KANAMARU
 (51) Int. Cl.⁴ H03H3/08

PURPOSE: To prevent the width of an electrode element at the outermost part of a comb-line electrode after the photolithography processing from being made thin by forming a mask pattern of the electrode element of the outermost part of the comb-line electrode wider than the mask pattern of the electrode element of then other part.

CONSTITUTION: The mask pattern of the electrode element at the outermost part having a largest diffraction of light is formed widely from a mask pattern 10 due to the interference of light at exposure among electrode elements 6A, 6B, 7A, 7B of comb-line electrodes 3, 4 of the surface wave element 1. Thus, much light is diffracted from the peripheral side of the mask pattern of the wider electrode element at the outermost part at the exposure of the photolithography processing. Thus, the electrode element of the outermost part is formed nearly the same width to that of the electrode elements other than the outermost part finally and the surface wave element having the comb-line electrodes where the width of all the electrode elements is equal is obtained.



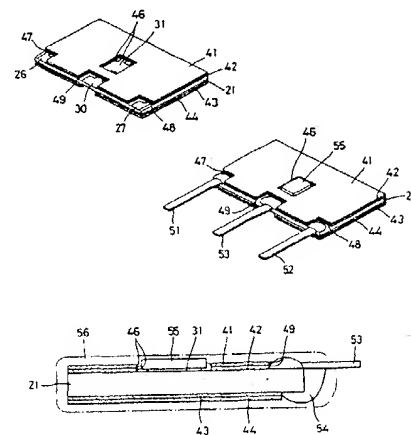
2: piezoelectric material substrate, 3: input electrode, 4: output electrode, a: input signal, b: output signal

(54) PIEZOELECTRIC FILTER

(11) 62-122406 (A) (43) 3.6.1987 (19) JP
 (21) Appl. No. 60-263492 (22) 22.11.1985
 (71) MURATA MFG CO LTD (72) TAKASHI YAMAMOTO
 (51) Int. Cl.⁴ H03H9/10, H03H9/54

PURPOSE: To simplify the process and to obtain an excellent electric characteristic by unpolarization of a capacitor by laminating and adhering two films to both faces of a piezoelectric substrate after all the face of the piezoelectric substrate is polarized to form an electrode.

CONSTITUTION: The films 41, 42 and 43, 44 are laminated and adhered on both the major surfaces of the piezoelectric substrate on which electrodes are formed, on the other hand, a separate capacitor 55 is inserted to through-holes 46, 46 provided to the films 41, 42 of the main surface, connected to the electrodes 28, 30, lead terminals 51, 52, 53 are connected to input/output electrodes 26, 27 and an earth electrode 30 and in applying mold resin package 56 while the earth electrode 32 and the lead terminal 53 are connected, a thin ceramic filter is obtained. Then the process of the filter piezoelectric substrate is simplified and an unpolarized separate capacitor is used, then the electric characteristic is excellent.



⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭62-122405

⑤ Int.Cl.⁴

識別記号

庁内整理番号

⑬ 公開 昭和62年(1987)6月3日

H 03 H 3/08

8425-5J

審査請求 未請求 発明の数 1 (全5頁)

⑭ 発明の名称 表面波素子の製造方法

⑯ 特 願 昭60-263348

⑰ 出 願 昭60(1985)11月22日

⑱ 発 明 者 金 丸 正 二 東京都品川区北品川6丁目7番35号 ソニー株式会社内

⑲ 出 願 人 ソニー株式会社 東京都品川区北品川6丁目7番35号

⑳ 代 理 人 弁理士 小 池 晃 外1名

明 細 書

(発明の概要)

1. 発明の名称

表面波素子の製造方法

2. 特許請求の範囲

圧電基板上にフォトリソグラフィにより複数の電極要素より成る楕歯状電極を形成するに当り、

上記楕歯状電極の最外部の電極要素を形成するマスクパターンを最外部以外の電極要素のマスクパターンより幅広に形成したマスクを用いて露光することを特徴とする表面波素子の製造方法。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、いわゆる表面弾性波素子あるいは表面波素子の製造方法に関し、特に、フォトリソグラフィ処理による楕歯状電極パターン形成工程を改善した表面波素子の製造方法に関する。

本発明は、表面波素子の電極となる複数の電極要素より成る楕歯状電極パターンをフォトリソグラフィにより形成する際に、楕歯状電極の最外部の電極要素のマスクパターンを他の部分の電極要素のマスクパターンより幅広に形成することにより、フォトリソグラフィ処理後における楕歯状電極の最外部の電極要素が幅細となることを防止するものである。

(従来の技術)

一般に表面弾性波素子あるいは表面波素子は、例えば第10図のような構造を有している。この第10図に示す表面弾性波素子あるいは表面波素子1において、 LiNbO_3 、 LiTaO_3 、 PbZrO_3 等の圧電材料の基板2上には、入力電極3および出力電極4が被着形成されており、これらの電極3、4は、インターディジタルトランスデューサ等のいわゆる楕歯状(すだれ状あるいは交差指状)パターンに形成されている。すなわち、入力電極3(出力

電極4も同じ)は、一對の楕歯状の電極パターン6、7の各歯の部分(あるいは指状部分)に対応する電極要素6A、7Aが交互に配列されて形成されており、これらの電極要素6A、7Aは、それぞれの端部で共通接続されてリード線等を接続するための接続部6B、7Bに接続されるようになっている。これらの接続部6B、7Bを介して各電極パターン6、7間に入力信号が供給され、出力電極4の各電極パターン6、7間より出力信号が取り出される。すなわち、このような表面波素子1の入力電極3は入力変換器を、出力電極4は出力変換器をそれぞれ構成しており、入力信号が入力電極3の電極パターン6、7に供給されて表面弾性波に変換され、基板2の表面を伝播し、予め設定された所定の遅延時間に対応する距離だけ離れた出力変換器である出力電極4によって電気信号に変換されて取り出される。また、上記楕歯状の入出力電極3、4は、それ自体で帯域通過フィルタになっており、構造に応じて種々の伝達特性のフィルタを設計することができる。

電極要素6A₁、7A₁については、最外周辺側、すなわち第1図中の電極要素6A₁の左辺側および電極要素7A₁の右辺側からの光の回り込み量に何らの規制もなく、これらの電極要素6A₁、7A₁の上記最外周辺側からの光の回り込み量が多くなり、パターンエッチング後の電極要素6A₁、7A₁の電極幅が所定幅w。よりも細くなってしまうからである。

このようなフォトリソグラフィにより最外部の電極要素幅が細くなって各電極要素幅にばらつきが生ずることは、特に、微細電極パターンのインターデジタルトランスデューサを作製する上で大きな問題となっており、このような電極要素幅のばらつきにより、ロスの増大や周波数特性のずれ等の悪影響が生じてしまう。

本発明は、上述の問題点を解決すべくなされたものであり、フォトリソグラフィ処理の際に、表面波素子の電極の最外部の電極要素の幅が細くなることを防止し得るような表面波素子の製造方法の提供を目的とする。

ここで、上記表面波素子1の電極すなわち入力電極3あるいは出力電極4の電極要素6A、7Aの各幅をw。、電極要素6A、7Aのうちの隣接するものの間隔をd。としている。

(発明が解決しようとする問題点)

ところで、このような表面波素子1の製造に当たって、圧電材料基板上に電極用の金属薄膜を被着形成し、フォトリソグラフィ処理によって上述のような電極パターンを形成する際に、露光時のフォトマスクのパターン周辺からの光の回り込みや光の干渉等によって、例えば第11図に示すように、楕歯状(入出力)電極3あるいは4の最外部の電極要素6A₁、7A₁が、最外部以外の電極要素6A₂～6A_n、7A₁～7A_nよりも幅細に形成されてしまう。これは、電極要素6A₂～6A_n、7A₁～7A_nについてのマスクパターンを介しての光の干渉による光の回り込み量は、電極要素6A₁、7A₁間～6A_n、7A_n間の間隔d。によって規制されるのに対し、最外部の

(問題点を解決するための手段)

本発明に係る表面波素子の製造方法は、圧電基板上にフォトリソグラフィにより複数の電極要素より成る楕歯状電極を形成するに当り、上記楕歯状電極の最外部の電極要素を形成するマスクパターンを最外部以外の電極要素のマスクパターンより幅広に形成したマスクを用いて露光することを特徴とすることにより、上述の問題点を解決する。

(作用)

表面波素子の楕歯状電極の各電極要素のうち、露光時の光の干渉によってマスクパターンからの光の回り込みの大きい最外部の電極要素のマスクパターンを幅広に形成している。したがって、フォトリソグラフィ処理の露光時に、幅広の最外部の電極要素のマスクパターンの外周辺側から多くの光が回り込むことによって、最終的には最外部の電極要素も最外部以外の電極要素と略同じ幅にパターン形成され、全ての電極要素の幅が等しい

楕歯状電極を有する表面波素子を製造することが可能となる。

(実施例)

第1図は、本発明の一実施例となる表面波素子の製造方法に用いられるマスクパターン10を示す概略平面図であり、上記楕歯状電極3、4等のようなインターディジタルトランスデューサ用の表面波素子に適用し得る楕歯状電極、特に電極要素の幅が $1\mu\text{m}$ 近辺、又はサブミクロンの領域になる楕歯状電極をフォトリソグラフィにより形成するためのマスクパターン10を示している。

この第1図において、上記楕歯状電極用マスクパターン10は、一対の楕歯形状のマスクパターン11、12より成り、これらの楕歯形状のマスクパターン11、12の各歯の部分に対応する電極要素パターン11A₁、11A₂、11A₃、11A₄と、12A₁、12A₂、12A₃、12A₄とが交互に配されるとともに、各電極要素パターン11A₁～11A₄のそれぞれ一端が共

通接続されて接続部パターン11Bに接続され、また電極要素パターン12A₁～12A₄のそれぞれ他端が共通接続されて接続部パターン12Bに接続されて形成されている。

ここで、楕歯状電極用マスクパターン10の電極要素パターン11A₁～11A₄と12A₁～12A₄の交互の配列順序が図中右から11A₁、12A₁、11A₂、12A₂・・・である場合の最外部の電極要素パターンは、11A₁および12A₄となる。これらの最外部の電極要素パターン11A₁および12A₄は、他の電極要素パターン12A₁～11A₄のパターン幅 w_1 よりも幅広のパターン幅 w_2 ($w_1 < w_2$)を有するように形成されており、このパターン幅 w_2 は、フォトリソグラフィによるパターンエッチング処理後の最外部の電極要素の幅が、最外部以外の電極要素の幅と等しくなるように、例えば

$$w_2 / w_1 = 1.05 \sim 1.50$$

の範囲に設定されている。すなわち、この楕歯状電極用マスクパターン10をフォトマスクとして

露光したときの光の干渉によって、最外部の電極要素パターン外周辺からの光の回り込みが生じ、パターンエッチング処理後の最外部の電極要素は、上記マスクパターン10の最外部の電極要素パターン11A₁、12A₄の幅よりも細く形成されることを考慮し、この光の回り込みによる電極幅の減少分を予めマスクパターン幅に付加しているわけである。なお、楕歯状電極用マスクパターン10の電極要素パターン11A₁～11A₄、12A₁～12A₄の本数やパターン形状は第1図の例に限定されないことは勿論である。

次に具体例として、128° YカットのLiNbO₃圧電結晶ウェハを用い、830MHzの中心周波数を持つ表面弾性波(SAW)フィルタを作製する場合において、インターディジタルトランスデューサ(IDT)となる楕歯状電極をフォトリソグラフィにより形成する工程について説明する。このときの楕歯状電極の各電極要素の幅は、約 $1.2\mu\text{m}$ になるが、マスクパターンの全ての電極要素に対応する部分の幅を $1.2\mu\text{m}$ とすると、上述した最

外周の電極要素の幅が $1.2\mu\text{m}$ より細くなってしまふ。この場合、上記最外周の電極要素に対応するマスク幅を $1.4\mu\text{m}$ とすることにより、フォトリソグラフィ処理後の最外周の電極要素の幅を上記約 $1.2\mu\text{m}$ とすることができる。したがって、インターディジタルトランスデューサ(IDT)となる楕歯状電極の全ての電極要素の幅を互いに等しく上記約 $1.2\mu\text{m}$ とすることができ、所望の周波数特性を得ること、およびロス増大の防止が可能となる。

また、他の具体例として、128° YカットのLiNbO₃圧電結晶ウェハを用い、1.6GHzの中心周波数を持つ表面弾性波フィルタを作製する場合には、インターディジタルトランスデューサとなる楕歯状電極の電極要素の幅は、約 $0.6\mu\text{m}$ になる。この場合には、最外周の電極要素に対応するマスク幅を $0.9\mu\text{m}$ とすることにより、フォトリソグラフィ処理後の全ての電極要素幅を上記約 $0.6\mu\text{m}$ とすることができる。

以上のようなフォトリソグラフィによる電極パ

ターン形成は、圧電材料ウェハ上に割付けられた複数の表面波素子形成領域に対して同時に行われる。すなわち例えば、第2図に示すように、 $112^\circ Y$ カットの LiTaO_3 単結晶ウェハ20を準備し、この LiTaO_3 ウェハ20上に、第3図に示すように、電極用金属層21を被着形成し、この電極用金属層21上に、第4図に示すように、フォトリソグラフィのためのレジスト膜22を被着形成する。このレジスト膜22上より、上述したような最外部電極要素に対応するマスクパターンの幅が他の電極要素の幅よりも幅広く形成されたフォトマスクを介して露光し、現像、エッチング、レジスト除去等の処理工程を経て、例えば第5図に示すような複数の表面波素子1の電極パターンが形成されたウェハ20を得ている。この電極パターンの各電極要素の幅は、全て等しく形成されることは勿論である。次に、電極パターンが形成されたウェハ20は、各表面波素子1の境界線に沿って第6図に示すように切断分離され、複数の表面波素子(チップ)1が得られる。

て除去することにより、ヒートサイクルテスト時にチップの割れがなくなり、表面波素子の信頼性が大幅に改善される。

なお、上記研磨工程に用いる研磨剤としては、ダイヤモンドペースト以外に、酸化セリウム粉や酸化クロム粉等、あるいは種々の研磨紙等を用いることができる。

(発明の効果)

以上の説明からも明らかなように、楕歯状電極の最外部の電極要素のフォトマスクのパターンを他の部分の電極要素のマスクパターンより幅広く形成しているため、フォトリソグラフィ処理後における楕歯状電極の最外部の電極要素が幅細となることが防止され、全ての電極要素の幅が等しく形成されるため、所望の周波数特性の表面波素子を得ることができ、ロスの増大も有効に防止できる。これは特に、電極要素幅が $1\mu\text{m}$ 近傍またはサブミクロン領域となつて、露光時の光の干渉が無視できなくなるような楕歯状電極のインターデ

ところで、このようなウェハ20を切断分離して複数の表面波素子1にチップ化する工程は、一般にダイシング等によって行われており、従来においては、切断分離されたチップはそのまま何ら加工することなく組立に供している。このため、チップ周辺に第7図に示すような微小な欠けやクラック等の欠陥部(あるいはクラックソース)25が存在しており、ヒートサイクルテスト時や、温度差の激しい環境下に置かれたときや、ショックを与えたとき等にチップが割れ、表面弾性波素子としての機能を失うことがある。

そこで、第8図に示すように、ダイヤモンドペースト(粒径 $2\mu\text{m}$ 程度)等を用いて、表面波素子1のチップ周辺角部を研磨することにより丸みを付け、上記微小な欠けやクラック等の欠陥部を除去している。あるいは、第9図に示すように、表面波素子1のチップ端面A、B等を研磨して上記欠陥部を除去しても良い。

このように、チップ周辺角部の微小な欠けやクラック等の欠陥部(クラックソース)を、研磨し

デジタルトランスデューサに適用する場合に効果的である。

4. 図面の簡単な説明

第1図は本発明の一実施例を示す概略平面図、第2図ないし第6図は表面波素子の製造工程に沿って説明するための図であり、第2図ないし第4図は概略斜視図、第5図および第6図は一部切欠概略平面図、第7図ないし第9図は表面波素子チップの周辺部を示す一部切欠概略斜視図、第10図は表面波素子の概略平面図、第11図は従来の製造方法によりパターン形成された楕歯状電極を示す概略平面図である。

1・・・表面波素子

3、4・・・楕歯状(入出力)電極

6A₁～6A₄、7A₁～7A₄・・・電極要素

10・・・楕歯状電極用マスクパターン

11A₁～11A₄、12A₁、12A₄

・・・電極要素パターン

